



Universidad Antenor Orrego
Escuela Profesional de Ingeniería de Sistemas
Semestre 2005-II

Curso: Electrónica digital 1.

Actividad: Experiencia de laboratorio 05.

Tema: Aplicación de técnicas de detección de fallas en circuitos lógicos.

Profesor: M. Sc. Ing. Dante Lincoln Caroajulca Tantaleán.

Duración: 1 semana.

RESUMEN:

Esta experiencia tiene como objetivos:

- Comprobar la utilidad de las técnicas de detección de fallas.
- Practicar la implementación de circuitos basados en compuertas lógicas: AND, OR, NOT
- una técnica de documentación de proyectos con circuitos digitales.

1. PARTE EXPERIMENTAL

1.1. Implementación del circuito 01.

1.1.1 Encuentre la función lógica de la salida X del circuito de la figura 01 y llene la tabla de verdad correspondiente.

1.1.2 Implemente el circuito de la figura 01:

1.1.2.1 Si el circuito no funciona, entonces aplique la metodología de de depuración de errores utilizando las técnicas descritas en el documento “técnicas de detección de errores.pdf” colocado en “Mis publicaciones” de la página Web: www.upao.edu.pe/docentes.

1.1.2.2 Si el circuito funciona, el docente generará un error que deberá ser encontrado utilizando las técnicas de detección de fallas explicadas, y finalmente el error debe ser corregido.

2. EQUIPOS NECESARIOS

- 1 PC con el software “Multisim & Electronic WorkBench”.

- 1 protoboard.
- 1 Circuito Integrado 7404.
- 2 Circuitos Integrados 7408.
- 1 Circuito Integrado 7432.
- 1 fuente de alimentación de voltaje regulable de 0 a 5V \pm 5%, 1A.
- 1 multímetro digital.
- 3 resistencias de 220 ohmios.
- 3 LEDs.
- Manual ECG.

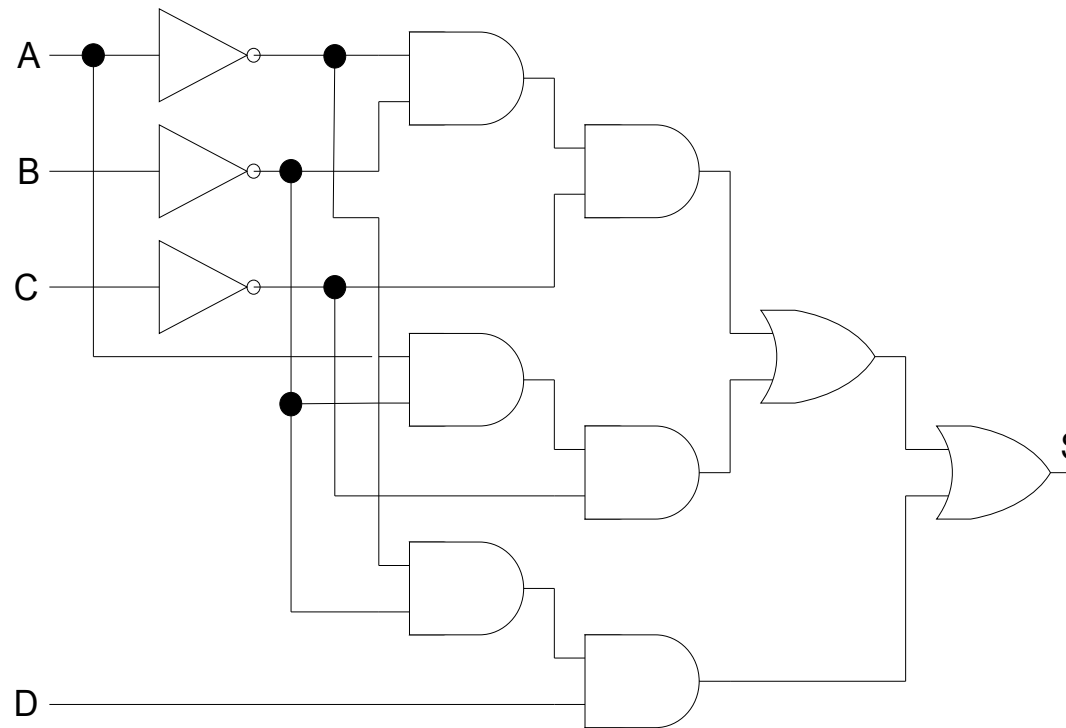


Figura 1 – Función lógica 1.